



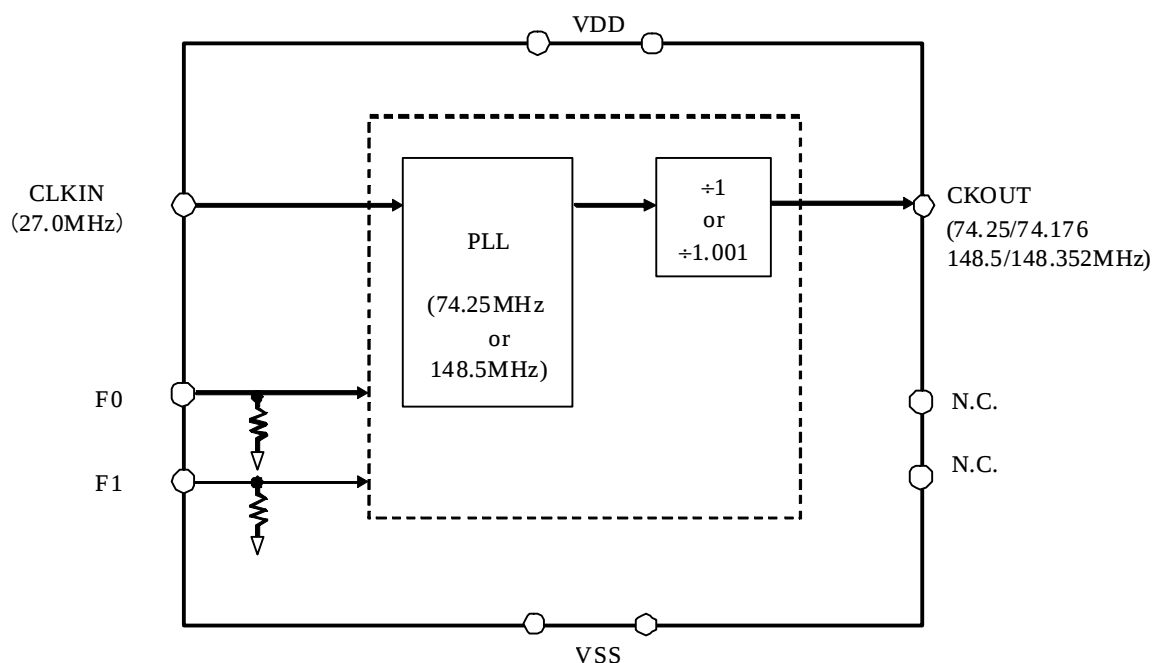
AK8128A

ハイビジョンクロックジェネレータ

AK8128Aは、PLL を内蔵した単出力クロックジェネレータIC です。27MHzクロック入力から、ハイビジョン用のクロックを出力することができます。クロック用水晶発振器を使用せずに、高精度、低ジッタの出力クロックを生成することが可能になります。

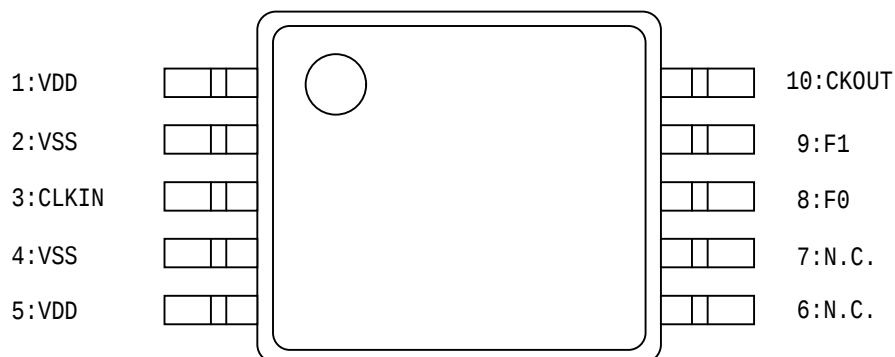
特 長

- ☐ 電源電圧 : 3.0V - 3.6V
- ☐ 低消費電流 : 8mA typ. (27MHz入力、74.25MHz出力、出力無負荷時)
- ☐ 動作温度範囲 : -20 ~ +85°C
- ☐ 入力周波数 : 27.0MHz
- ☐ 出力周波数 : 74.25/74.176/148.5/148.352MHz
- ☐ 出力負荷 : 15pF at 74.25MHz/74.176MHz
10pF at 148.5/148.352MHz
- ☐ 周期ジッタ : 20ps(1 σ) Typical
- ☐ ロングタームジッタ : 220ps(p-p) Typical at 1000cycle
- ☐ パッケージ : 10ピンTMSOP (鉛フリー)



1. 端子説明

1-1) 端子配置図



1-2) 端子機能説明

端子番号	端子名 (端子タイプ)	説明
1	VDD (PWR)	電源端子
2	VSS (PWR)	グランド端子
3	CLKIN (DI)	外部クロック入力 27.0MHzを入力します。
4	VSS (PWR)	グランド端子
5	VDD (PWR)	電源端子
6	N.C (NC)	GNDに接続してください。
7	N.C (DI)	GNDに接続してください。
8	F0 (DI)	CKOUT端子から出力する周波数を選択します。 表2-1を参照して下さい。 (各端子共、400kΩでプルダウン)
9	F1 (DI)	
10	CKOUT (DO)	クロック出力端子

PWR：電源端子

DO： デジタル出力

DI： デジタル入力

NC： No Connection

2. 機能

CKOUT端子の出力信号周波数は、以下の表を用いて、F0,F1端子で設定して下さい。

表2-1 CKOUT端子出力周波数設定

F1	F0	出力周波数 (MHz)
L	L	74.25
L	H	74.25/1.001
H	L	148.5
H	H	148.5/1.001

3. 電気的特性

3-1) 絶対最大定格

項 目	記号	MIN	MAX	単位	備考
電源電圧	VDD	-0.3	4.6	V	
グランド・レベル	VSS	0	0	V	
入力端子電圧	VIN	VSS-0.3	VDD+0.3	V	
入力電流	IIN	-10	10	mA	
保存温度	Tstg	-55	130	℃	

注意：この値を超えた条件で使用した場合デバイスを破壊することがあります。

また、通常の動作は保証されません。

3-2) 動作条件

項 目	記号	MIN	TYP	MAX	単位	備考
動作温度	Ta	-20		85	℃	
電源電圧	VDD	3.0	3.3	3.6	V	
出力端子 負荷容量	Cp1 Cp2			15 10	pF pF	74.25MHz 74.176MHz 148.5MHz 148.35MHz

*各 VDD は同じの電源を使用し、各端子と VSS 間に $0.1\mu F$ 程度のコンデンサを挿入してください。

3-3) 消費電流

VDD=3.3V, Ta=25℃

項 目	記号	MIN	TYP	MAX	単位	備考
消費電流	IDD		8	12	mA	*1

*1 CKOUT 端子無負荷時 (CKLIN=27MHz、CKOUT=74.25MHz)

3-4) DC特性

VDD=3.0~3.6V, Ta=-20~85°C

項目	端子	MIN	TYP	MAX	単位	備考
高レベル入力電圧	F0, F1 CLKIN	0.7*VDD			V	
低レベル入力電圧	F0, F1 CLKIN			0.3*VDD	V	
入力リーク電流 1	CLKIN	-10		+10	uA	
入力リーク電流 2	F0, F1	-20		+20	uA	400kΩプルダウン端子
出力高レベル電圧	CKOUT	0.8*VDD			V	IOH=-4mA
出力低レベル電圧	同上			0.2*VDD	V	IOL=4mA

3-5) AC特性

VDD=3.0~3.6V, Ta=-20~85°C

項目	端子	MIN	TYP	MAX	単位	備考
クロック入力周波数	CLKIN		27.0		MHz	
入力 CLK デューティ	CLKIN	30		70	%	at VDD/2
出力 CLK 立ち上がり時間	CKOUT		1.2	2.0	ns	0.2*VDD-> 0.8*VDD Cp=max *1
出力 CLK 立ち下がり時間	CKOUT		1.2	2.0	ns	0.8V*DD-> 0.2*VDD Cp=max *1
ピリオドジッタ (1σ)	CKOUT		20	100	ps	*1, *2
ロングタームジッタ (p-p)	CKOUT		220	350	ps	1000cycle *1, *3
出力 CLK デューティサイクル	CKOUT	45	50	55	%	*1
出力遷移時間	CKOUT			60	μs	74.25MHz/74.1 758MHz の切替 時に 20ppm 以 内になるまで の時間。*1
出力ロック時間	CKOUT		1	3	ms	*4

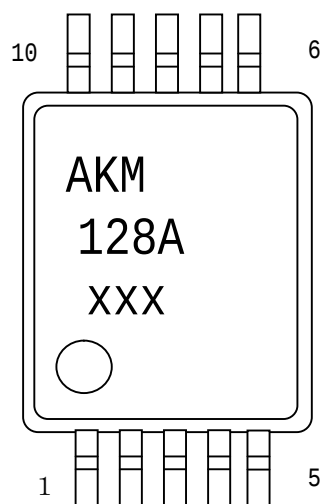
*1) 設計値

*2) 10000回測定

*3) 10000回測定、6σ (+/-3σ)

*4) 電源がVDD電圧に達した後出力が所定の周波数の0.1%に安定するまでの時間

a.	1 ピン表示	丸印
b.	ロゴ	A K M
c.	マーケティングコード	128A
d.	日付コード	XXX (3 桁)



重要な注意事項

- 本書に記載された製品、および、製品の仕様につきましては、製品改善のために予告なく変更することがあります。従いまして、ご使用を検討の際には、本書に掲載した情報が最新のものであることを弊社営業担当、あるいは弊社特約店営業担当にご確認下さい。
- 本書に掲載された情報・図面の使用に起因した第三者の所有する特許権、工業所有権、その他の権利に対する侵害につきましては、当社はその責任を負うものではありませんので、ご了承下さい。
- 本書記載製品が、外国為替および、外国貿易管理法に定める戦略物資(役務を含む)に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 医療機器、安全装置、航空宇宙用機器、原子力制御用機器など、その装置・機器の故障や動作不良が、直接または間接を問わず、生命、身体、財産等へ重大な損害を及ぼすことが通常予想されるような極めて高い信頼性を要求される用途に弊社製品を使用される場合は、必ず事前に弊社代表取締役の書面による同意をお取り下さい。
- この同意書を得ずにこうした用途に弊社製品を使用された場合、弊社は、その使用から生ずる損害等の責任を一切負うものではありませんのでご了承下さい。
- お客様の転売等によりこの注意事項の存在を知らずに上記用途に弊社製品が使用され、その使用から損害等が生じた場合は全てお客様にてご負担または補償して頂きますのでご了承下さい。