

仮仕様書 TENTATIVE

No.

DATE 19. Dec. 2001

製品名/PRODUCT PART NAME STK621-041

1. 概要/Overview:

3相インバータのパワー出力段 (IGBT、FRD)、プリドライバ回路、過電流及び過温度保護回路を1パッケージにしたインバータ駆動用ハイブリッドICです。

This IC is a 3-phase inverter power hybrid IC containing power elements (IGBT and FRD), pre-driver, overcurrent and excessive temperature protection circuit.

2. 用途: 3相モータ駆動

Application: 3-phase inverter motor drive

3. 特長/Features:

- ・ IGBT、FRD、プリドライバ回路、保護回路を一体化。
Integrates power elements (IGBT and FRD), pre-driver, and protective circuit.
- ・ 過電流保護 (バスライン)、過温度保護、プリドライブ電源低下保護を内蔵。
Protective circuits including overcurrent (bus line), excessive temperature and pre-drive low voltage protection are built in.
- ・ 制御信号を絶縁回路 (フォトカプラ等) なしにCMOSレベルから入力可能。
Direct input of CMOS level control signals without an insulating circuit (photocoupler, etc) is possible.
- ・ 上側電源用ブートストラップ回路 (外部設定) を使用することで1電源駆動が可能。
A single power supply drive is enabled through the use of bootstrap circuits for upper power supplies. (externally set)
- ・ 上下相の同時オン入力によるアーム短絡を防ぐため上下入力同時オン時の短絡防止回路内蔵。
(スイッチング遅れによる短絡を防ぐためのデッドタイムは外部設定必要)
Built-in simultaneous upper/lower ON prevention circuit to prevent arm shorting through simultaneous ON input for the upper and lower side transistors. (Dead time is required for preventing shorting due to switching delay.)
- ・ トランスファーフルモールド構造のSIP (シングルインラインパッケージ) 外形。
SIP (The single in-line package) of the transfer full mold structure.

www.DataSheet.in

Drawn	<i>S. I. Zetani</i>
Checked	<i>S. Mashimo</i>

(-)

4 . 絶対最大定格 / Absolute maximum ratings at Tc=25

項目 Parameter	記号 Symbol	定格値 Ratings	単位 Unit	備考 Remarks
電源電圧 Supply voltage	VCC	450	V	+ - - 間、サージ < 600V/ + - - , surge < 600V
コレクタ・エミッタ間電圧 Collector-emitter voltage	VCE	600	V	+ - U(V,W)間 or U(V,W) - - 間/ + - U(V,W) or U(V,W) - -
出力電流 Output current	IO	± 20	A	+ , - , U,V,W 端子電流/ + , - , U,V,W terminal current
出力ピーク電流 Output peak current	IOP	± 25	A	+ , - , U,V,W 端子電流 PW=100uSec/ + , - , U,V,W terminal current PW=100uSec
制御電源電圧 Pre-driver supply voltage	VD1,2,3,4	20	V	VB1-U,VB2-V,VB3-W, VDD-VSS 間 1 / VB1 - U, VB2 - V, VB3 - W, VDD - VSS 1
入力信号電圧 Input signal voltage	VIN	0 to VDD(20)	V	H IN1,2,3, L IN1,2,3 端子/ H IN1,2,3, L IN1,2,3 terminal
F A U L T 端子電圧 FAULT terminal voltage	VFAULT	20	V	FAULT 端子 FAULT terminal
最大損失 Maximum loss	Pd	34	W	IGBT, 1ch 当り/ Per 1 channel
接合部温度 Junction temperature	Tj	150		IGBT,FRD 接合温度/ IGBT,FRD junction temperature
保存温度 Storage temperature	Tstg	-40 to +125		
動作基板温度 Operating temperature	TC	-20 to +100		H-IC ケース温度/ H-IC case temperature
締付けトルク Tightening torque		1.17	N・m	ネジ取り付け部 2 / A screw part 2

電圧基準は、指示なき場合は - 端子 = VSS 端子電圧

In the case without the instruction, the voltage standard is - terminal = VSS terminal voltage.

1 VD1 = VB1 - U 間電圧、VD2 = VB2 - V 間電圧、VD3 = VB3 - W 間電圧、VD4 = VDD - VSS 間電圧

1 VD1 = between VB1 - U , VD2 = VB2 - V , VD3 = VB3 - W , VB4 = VDD - VSS , terminal voltage.

2 放熱板の取り付け平面度 0.25mm 以下

2 Flatness of the heat-sink should be lower than 0.25mm.

5. 電気的特性 / Electrical characteristics at $T_c=25^\circ\text{C}$, $V_D=15\text{V}$

項目 Parameters	記号 Symbols	条件 Conditions	測定回路 Test Circuit	定格値/Ratings			単位 Unit	
				Min.	Typ.	Max.		
パワー出力部 / Power output part								
コレクタ・エミッタ遮断電流 Collector-to-emitter cut-off current	I_{CE}	$V_{CE}=600\text{V}$	図 1 Fig.1	-	-	2	mA	
コレクタ・エミッタ飽和電圧 Collector-to-emitter saturation voltage	$V_{CE(SAT)}$	$I_O=10\text{A}$	上各相 Upper side	図 2 Fig.2	-	1.6	2.2	V
			下各相 Lower side		-	1.8	2.4	V
FWD 順電圧 Diode forward voltage	V_F	$I_O=-10\text{A}$	上各相 Upper side	図 3 Fig.3	-	1.5	2.2	V
			下各相 Lower side		-	1.7	2.4	V
接合・ケース間熱抵抗 Junction-to-substrate thermal resistance	$j-c(T)$	IGBT	-	-	3.0	-	$^\circ\text{C/W}$	
	$j-c(D)$	FWD	-	-	3.6	-	$^\circ\text{C/W}$	
制御 (プリドライバ) 部 / Control (Pre-driver) part								
制御回路消費電流 Pre-drive power supply consumption electric current	I_D	$V_{D1,2,3}=15\text{V}$	図 4 Fig.4	-	0.05	-	mA	
		$V_{D4}=15\text{V}$		-	10	-		
ON 入力信号電圧 Input ON voltage	V_{IH}	Output ON	-	-	-	1.5	V	
OFF 入力信号電圧 Input OFF voltage	V_{IL}	Output OFF	-	3.5	-	-	V	
保護部 / Protection part								
過温度保護温度 Excessive temperature	T_{SD}	基板面 The substrate surface	-	100	-	120		
過電流保護電流 Overcurrent protection electric current	I_{SD}	$PW=100\mu\text{s}$	図 5 Fig.5	21	-	28	A	
制御電源電圧低下保護 Pre-drive low voltage protection	$UVLO$		-	9	-	12	V	
Fault 端子吸込電流 Fault terminal input electric current	I_{OSD}	$V_{Fault}=1.0\text{V}$	-	-	2	-	mA	
スイッチングタイム Switching time	t_{ON}	$I_O=10\text{A}$, 誘導負荷/ Inductive load	図 6 Fig.6	-	1.0	-	μs	
	t_{OFF}			-	1.2	-	μs	
電流出力信号レベル Electric current output signal level	I_{SO}	$I_O=10\text{A}$	-	-	0.2	-	V	

電圧基準は、指示なき場合は - 端子 = VSS 端子電圧

In the case without the instruction, the voltage standard is - terminal = VSS terminal voltage.

注記 / Notes

- 1 .ON 入力信号電圧は出力段 IGBT を ON させるための入力信号電圧を、OFF 入力信号電圧は出力段 IGBT を OFF させるための入力信号電圧を規定しています。出力 ON 時には $0\text{ V} \sim V_{IH}(\text{MAX})$ 、OFF 時には $V_{IL}(\text{MIN}) \sim V_{DD}$ の電圧でご使用下さい。

Input ON voltage indicates a value to turn on output stage IGBT.

Input OFF voltage indicates a value to turn off output stage IGBT.

At the time of output ON, set the input signal voltage 0 V to $V_{IH}(\text{MAX})$.

At the time of output OFF, set the input signal voltage $V_{IL}(\text{MIN})$ to V_{DD} .

- 2 . 内蔵保護回路が働き、Fault 信号 (Low で FAULT ON: オープンドレイン出力) がオンしたあとは、6 つの入力信号のうちいずれかがオン (Low) していればラッチ継続します。ラッチ状態は 6 つの入力信号がすべてオフ (High) になり約 $10\ \mu\text{s}$ 後にリセットされます。

When the internal protection circuit operates, there is FAULT signal ON (When the FAULT terminal is low level, FAULT signal is ON state : output form is open DRAIN). It continues a latch if either of six input signals is doing ON (Low level). A latch condition is reset about $10\ \mu\text{s}$ later after all six input signals become OFF (High level).

但し、制御電源電圧低下保護 (UVLO) の動作は次のようになります。

But, the operation of pre-drive power supply low voltage protection (UVLO) is as follows.

上アーム FAULT 信号出力はしませんが、該当ゲート信号をオフします。尚、正常電圧に回復すると正規動作に復帰しますが、入力信号がオン (Low) の間はラッチ継続します。

Upper side There is not FAULT signal output but it does a corresponding gate signal OFF.

Incidentally, it returns to the regular operation when recovering to the normal voltage but the latch continues among input signal ON (Low).

下アーム ゲート信号オフとあわせて FAULT 信号を出力します。しかし、上アームの保護動作とは異なり、正常電圧に回復すると自動復帰し動作開始状態となります。(保護動作は、入力信号によってラッチされません。)

Lower side It outputs FAULT signal with gate signal OFF.

However, it different from the protection operation of upper side, it is automatically reset and becomes an operation beginning condition when recovering to the normal voltage. (The protection operation doesn't latch by the input signal.)

- 3 . 放熱板に IC を取り付ける際には、締め付けトルク $0.79 \sim 1.17\text{ N} \cdot \text{m}$ でご使用下さい。

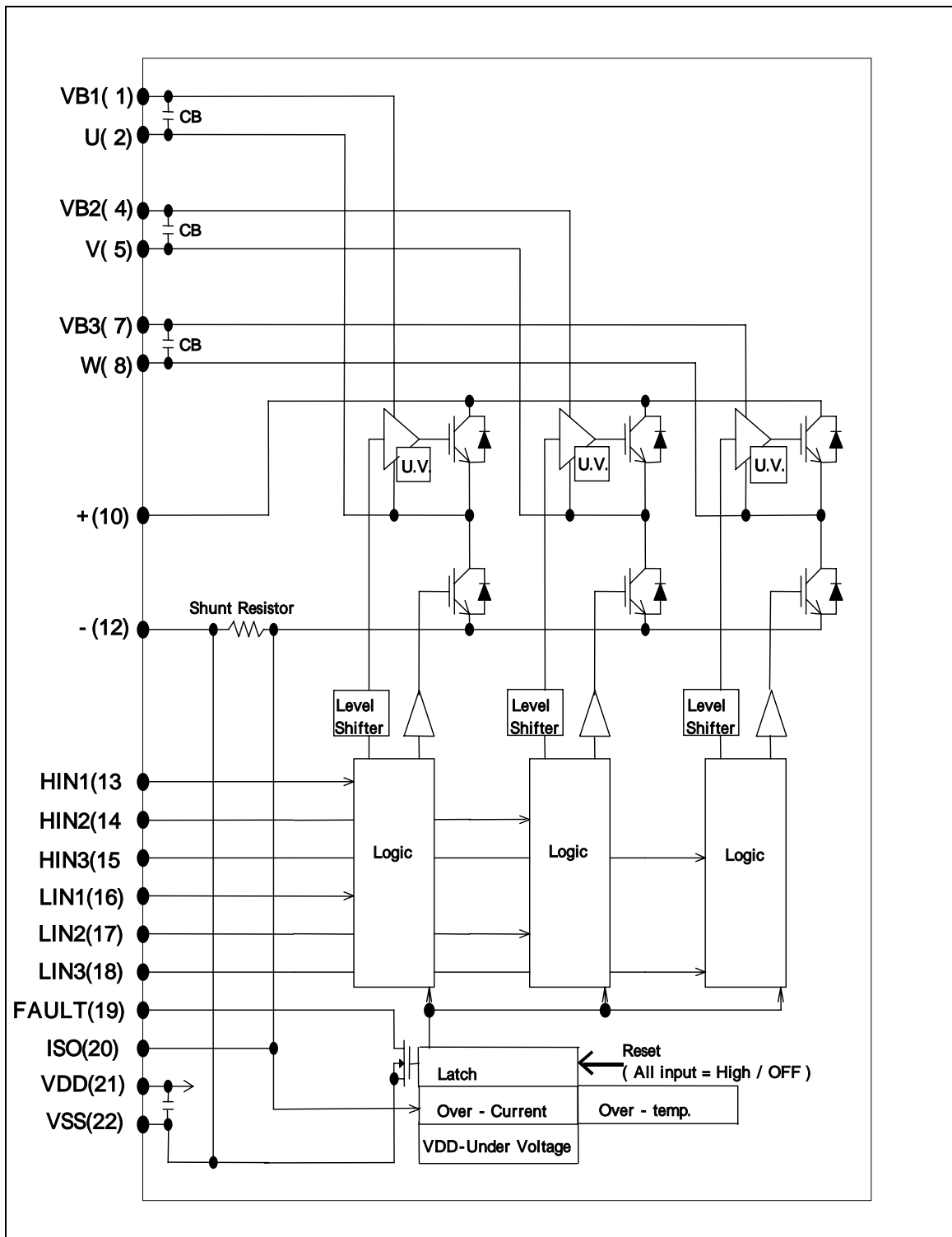
放熱板の取り付け平面度は、 0.25 mm 以下として下さい。

When assembling the hybrid IC on the heat sink, tightening torque range is $0.79\text{ N} \cdot \text{m}$ to $1.17\text{ N} \cdot \text{m}$. Flatness of the heat-sink should be lower than 0.25 mm .

- 4 . 制御電源電圧低下保護は、動作中の異常により制御電源電圧が低下した時に素子を保護する為の機能です。動作開始時などの制御電源電圧低下につきましては、セットでのご確認をお願いします。

The pre-drive low voltage protection is the feature to protect a device when the pre-driver supply voltage declines with the operating malfunction. As for the pre-driver supply voltage decline in case of operation beginning, and so on, we request confirmation in the set.

6 . 内部等価回路図 / Internal equivalent circuit diagram



7 . 測定回路 / Test Circuit

Fig 1 : I_{CE}

	U+	V+	W+	U-	V-	W-
M	10	10	10	2	5	8
N	2	5	8	12	12	12

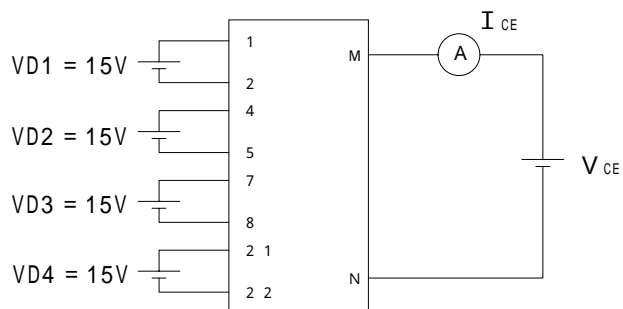


Fig 2 : V_{CE(SAT)}

	U+	V+	W+	U-	V-	W-
M	10	10	10	2	5	8
N	2	5	8	12	12	12
m	13	14	15	16	17	18

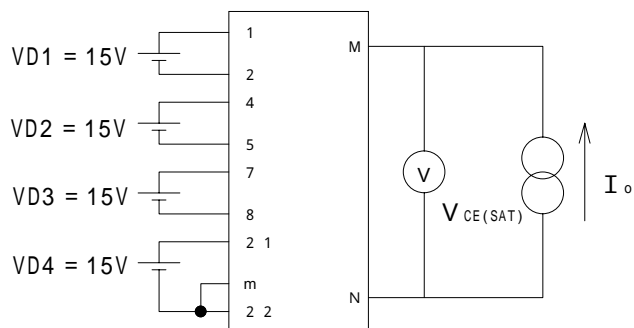


Fig 3 : V_F

	U+	V+	W+	U-	V-	W-
M	10	10	10	2	5	8
N	2	5	8	12	12	12

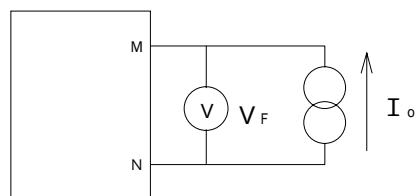


Fig 4 : I_D

	VD1	VD2	VD3	VD4
m	1	4	7	21
n	2	5	8	22

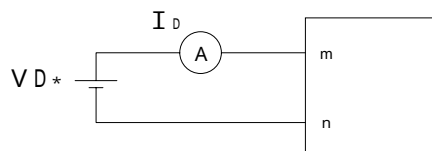


Fig 5 : I SD

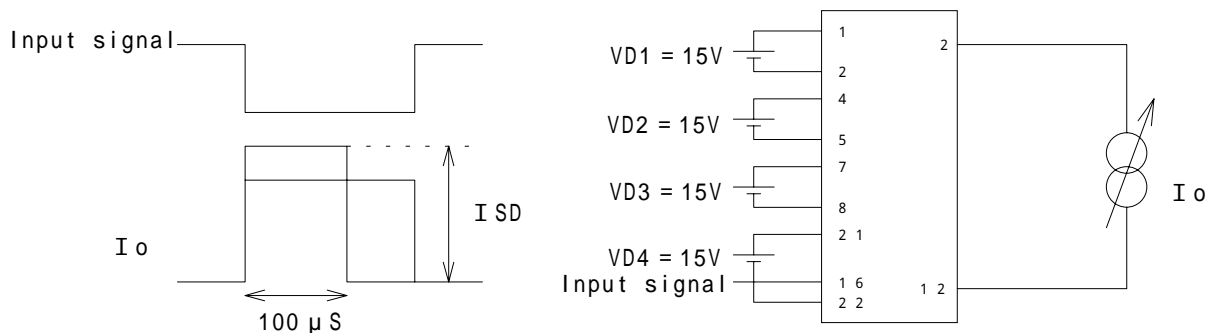
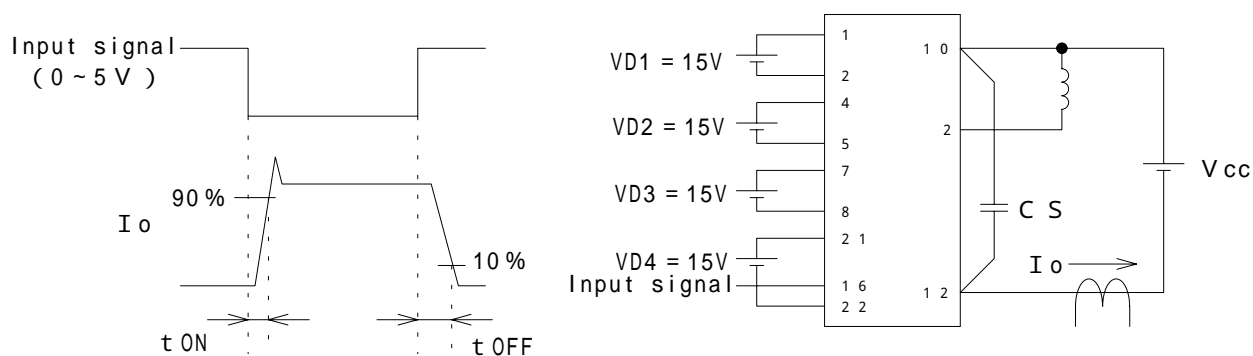
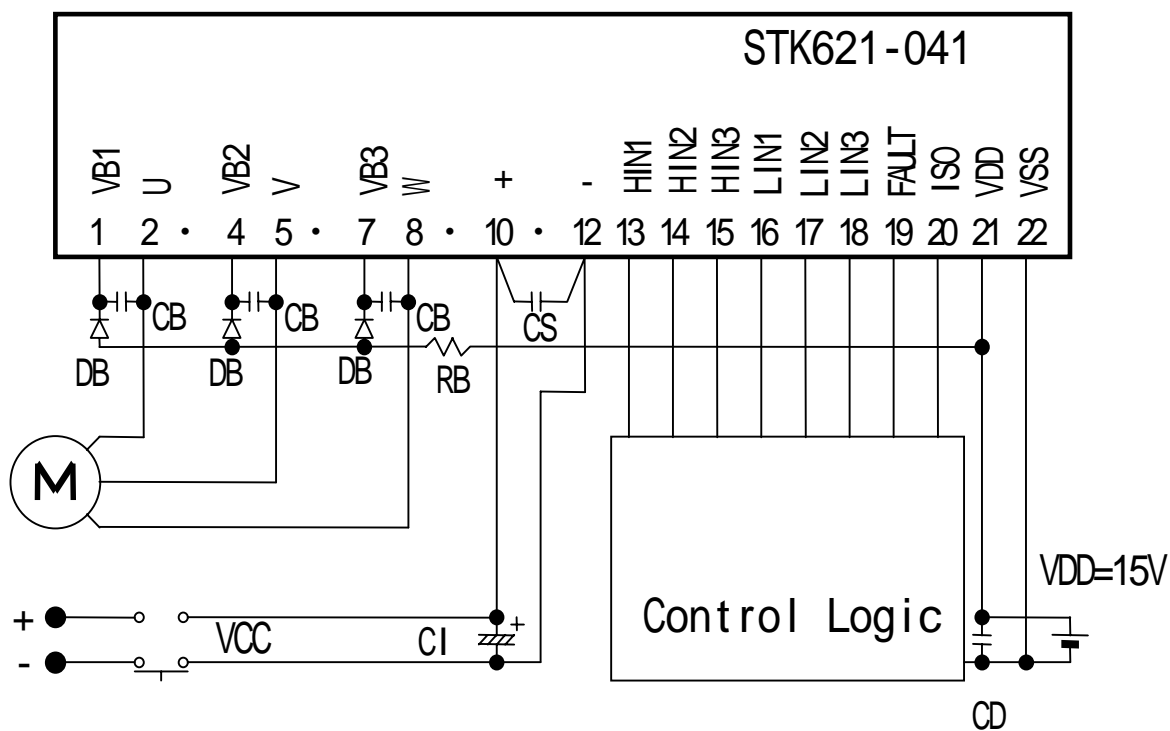


Fig 6 : Switching Time



8 . 应用回路例 / Example of the application circuit



推奨動作条件 / The Recommendation Operating Conditions

項目 Parameters	記号 Symbol	条件 Conditions	推奨使用条件 The Recommendation Operating Conditions			単位 Unit
			Min.	Typ.	Max.	
電源電圧 Supply voltage	VCC	+ - - 端子 + - -	0	280	400	V
制御電源電圧 Pre-driver supply voltage	VD1,2,3	VB1 - U, VB2 - V, VB3 - W 間 VB1 - U, VB2 - V, VB3 - W	12.5	15	17.5	V
	VD4	VDD - VSS 間 VDD - VSS 1	13.5	15	16.5	
ON 入力信号電圧 Input ON voltage	V IN(ON)	HIN1, HIN2, HIN3, LIN1, LIN2, LIN3 端子間	0	-	1	V
OFF 入力信号電圧 Input OFF voltage	V IN(OFF)	HIN1, HIN2, HIN3, LIN1, LIN2, LIN3 Terminal	4	5	VDD	
PWM周波数 P WM frequency	f PWM		1	-	10	KHZ
デッドタイム Deadtime	D T	上下相入力信号休止時間 Upper/lower input signal downtime	2	-	-	μs
締め付けトルク Tightening torque	M T	取り付けネジ M 4 ' M 4 ' Type Screw	0.79	-	1.17	N・m

1 . 制御電源 VD4=15±1.5V は、I O=20mA(DC), 0.5A(Peak)の容量があること。

Pre-driver power supply (VD4=15±1.5V) must have the capacity of I O=20mA(DC), 0.5A(Peak).

注意事項 / Usage Precautions

- 1 . ブートストラップ用ダイオード:DB(耐圧 600V 以上で trr の短い高速ダイオードを使用して下さい)及びコンデンサ CB(1 ~ 47 μF 程度)を取り付けることにより制御電源を 1 電源で駆動できます。この場合、下側素子を ON (出力を LOW)にして CB を充電させます。尚、起動時等、CB の電圧が低いときは大きな充電電流が流れ、ノイズ等の悪影響を及ぼす原因となる場合があります。制限抵抗 RB(数 ~ 数十 程度)を取り付けて下さい。

(ブートストラップ法を用いない場合は上側各制御電源に独立した電源を外部供給して下さい。)

また、制御方法によっては上側電源電圧が不足する場合があります。確認して下さい。

By the addition of the diode for the bootstrap (DB : high speed type, withstand voltage equal to or more than 600V) and of the capacitor (CB : about 1 to 47 μF), a single power supply drive is enabled. In this case, it makes a lower side IGBT ON (input signal of lower side makes LOW). Then it charges in CB. Incidentally, in case of start-up and so on, when the voltage of CB is low, the big charging electric current flows and sometimes becomes the cause which exerts the bad influence of the noise and so on. Put limitation resistance RB (Several to about tens of). (When not using bootstrap circuit, each upper side pre-drive power supply needs an independent power supply. Externally set.) Also, the upper side power supply voltage sometimes declines by the way of controlling. Confirm it.

- 2 . +、- 端子電源外部配線の浮遊インダクタンス等の影響でスイッチング動作時に振動を伴う跳ね上がり電圧が発生しますので、配線長(CI から各端子間)を短くして配線インダクタンスを小さくすると共に、+ と - 端子間のできるだけ近くに電圧吸収用スナバ回路(コンデンサ/CS/0.1 ~ 10 μF 程度)を接続するなどしてサージ電圧を抑制して下さい。

Because the jump voltage which is accompanied by the vibration in case of switching operation occurs by the influence of the floating inductance of the wiring of the outer power supply which is connected with of the + terminal and the - terminal, restrains and spares serge voltage being as the connection of the snubber circuit (Capacitor / CS / about 0.1 - 10 μF) for the voltage absorption with the neighborhood as possible between + and the - terminal, and so on, with making a wiring length (among the terminals each from CI) short and making a wiring inductance small.

注意事項 / Usage Precautions

- 3 . ISO 端子(20pin)は電流モニタ用です。ISO 端子とVSS 端子をショートすると過電流保護が効かなくなりますので、ご注意ください。

ISO terminal (20pin) is for the electric current monitor. Be careful, because the overcurrent protection does not operate when short-circuiting in the ISO terminal and the VSS terminal.

- 4 . FAULT 端子はオープンドレイン出力(LOW で FAULT 動作)です。抵抗でプルアップする場合は、5.6K 以上を使用下さい。

Output form of the FAULT terminal is open DRAIN (it is operating as FAULT when becoming LOW). When the pull up with the resistance, use above 5.6K .

- 5 . 信号入力端子は内部でVDD に200K でプルアップされています。5V の制御回路から直接接続する場合、制御回路の耐圧を超える場合には5V 電源側と信号入力端子間に数K の抵抗を接続して下さい。この抵抗は信号端子ノイズ吸収にも有効です。

Signal input terminal is pull up with 200K to VDD inside of IC. When connecting directly from the control circuit of 5 V, connect the several K resistance between power supply (5V) and signal input terminal when exceeding the withstand voltage of the control circuit. This resistance is effective with the signal terminal noise absorption, too.

- 6 . 過電流保護機能は、回路制御が正常に行える場合のみ有効です。安全のために、VCC ラインにもヒューズを設置するなどのセット設計を行って下さい。

The overcurrent protection feature operates only when it is possible to do a circuit control normally. For the safety, put a fuse, and so on in the VCC line.

- 7 . モータ回転中にモータ接続端子(3pin,6pin,9pin)がオープンになると IC が破壊,破裂する場合がありますので、特にこの端子の接続(半田付け状態)にはご注意ください。

Because the IC sometimes destroys and bursts when motor connection terminal (3pin,6pin,9pin) becomes open while the motor turns, especially, be careful of the connection (the soldering condition) of this terminal.

- これは応用回路の一例を示すもので量産セットとしての設計を保証するものではありません。

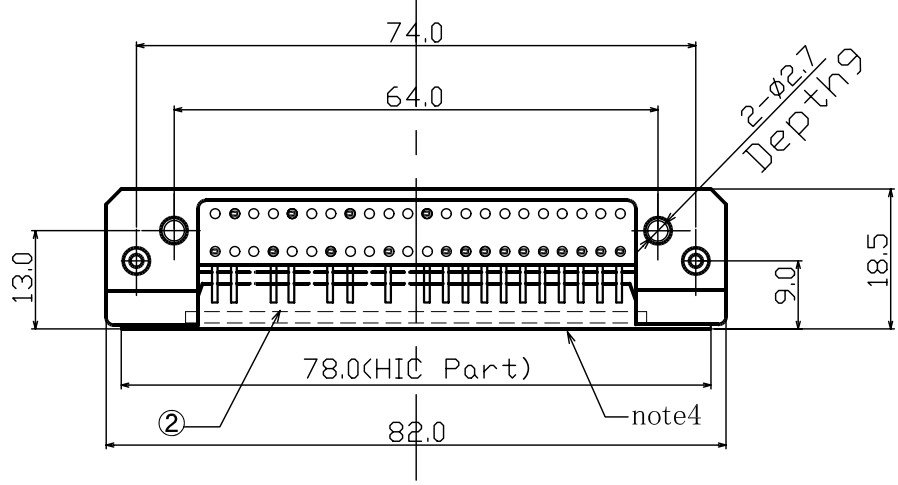
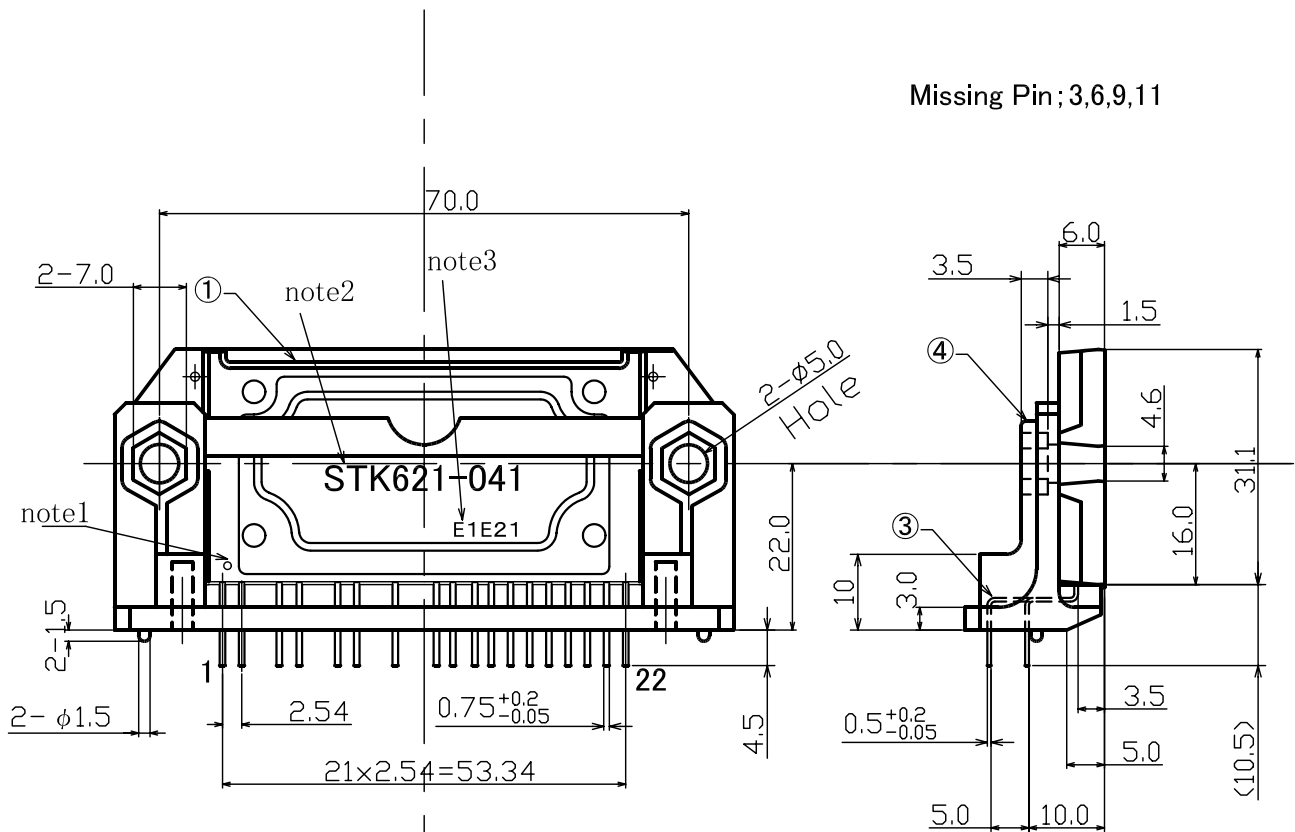
This data shows the example of the application circuit, does not guarantee a design as the mass production set

PACKAGE DIMENSION

SCALE	1/1	UNIT	mm
-------	-----	------	----

<TENTATIVE>

Missing Pin ; 3,6,9,11



- note1: Mark for No.1 pin identification.
- note2: The form of a character in this drawing differs from that of HIC.
- note3: This indicates the date code. The form of a character in this drawing differs from that of HIC.
- note4: The warp of the field must be within 0.15mm(convex).

	PARTS NAME	MATERIAL	TREATMENT
①	CASE	EPOXY	
②	SUBSTRATE	IMST SUBSTRATE	
③	LEAD FRAME	Cu	COPPER/SOLDER PLATING
④	INSET PLATE	PET (FR)	

DO NOT SCALE THIS DRAWING

TOLERANCE UNLESS OTHERWISE SPECIFIED ±0.5

DRAWN.	DATE	NOV. /29/2001	NAME	STK621-041	PART NO.	
CHECK.	APPRO.		OUTLINE			