

LB11826

モノリシックデジタル集積回路

OA 用

3相ブラシレスモータドライバ

LB11826 は、3相ブラシレスモータドライバであり、LBP, PPC 等のドラムモータ、紙送りモータ等の駆動に最適である。ダイレクト PWM 駆動により、パワーロスの少ない駆動が可能である。LB11825M と組み合わせることにより、外部から入力するクロック周波数 (FG 周波数相当) に応じた任意のモータ回転数制御を実現できる。

機能・特長

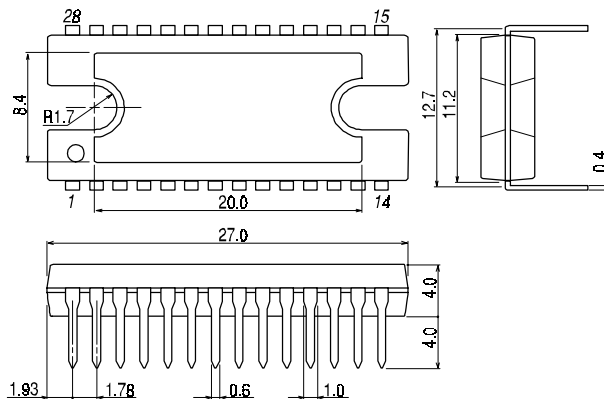
- ・ 3相バイポーラ駆動 (30V, 2.5A)。
- ・ ダイレクト PWM 駆動。
- ・ 出力下側キックバック吸収用ダイオード内蔵。
- ・ 速度ディスクリ + PLL 速度制御方式。
- ・ 速度ロック検知出力。
- ・ 正逆転切替え回路内蔵。
- ・ 電流制限回路, 過熱保護回路, モータ拘束保護回路等の各種保護回路内蔵。

絶対最大定格/Ta=25°C

項目	記号	条件	定格値	unit
最大電源電圧	V _{CC max}		30	V
最大出力電流	I _{O max}	T ≤ 500ms	2.5	A
許容消費電力 1	P _{d max1}	IC 単体	3	W
許容消費電力 2	P _{d max2}	無限大放熱板付き	20	W
動作周囲温度	T _{opr}		-20 ~ +80	°C
保存周囲温度	T _{stg}		-55 ~ +150	°C

外形図 3147B

(unit : mm)



■本書記載の製品は、極めて高度の信頼性を要する用途(生命維持装置、航空機のコントロールシステム等、多大な人的・物的損害を及ぼす恐れのある用途)に対応する仕様にはなっておりません。そのような場合には、あらかじめ三洋電機販売窓口までご相談下さい。

■本書記載の規格値(最大定格、動作条件範囲等)を瞬時たりとも越えて使用し、その結果発生した機器の欠陥について、弊社は責任を負いません。

SANYO : DIP-28H(500mil)

LB11826

許容動作範囲/ $T_a=25^{\circ}\text{C}$

項目	記号	条件	定格値	unit
電源電圧範囲 1	V _{CC}		9.5~28	V
定電圧出力電流	I _{REG}		0~-30	mA
LD 出力電流	I _{LD}		0~15	mA

電気的特性/ $T_a=25^{\circ}\text{C}$, $V_{CC}=V_M=24\text{V}$

項目	記号	条件	min	typ	max	unit
電源電流 1	I _{CC1}			23	30	mA
電源電流 2	I _{CC2}	STOP 時		3.5	5	mA
[出力部]						
出力飽和電圧 1	V _{O sat1}	I _O =1.0A, V _O (SINK) + V _O (SOURCE)		2.0	2.5	V
出力飽和電圧 2	V _{O sat2}	I _O =2.0A, V _O (SINK) + V _O (SOURCE)		2.6	3.2	V
出力リーク電流	I _{O leak}				100	μA
下側ダイオード順電圧 1	VD1	I _D =-1.0A		1.2	1.5	V
下側ダイオード順電圧 2	VD2	I _D =-2.0A		1.5	2.0	V
[5V 定電圧出力]						
出力電圧	V _{REG}	I _O =-5mA	4.65	5.00	5.35	V
電圧変動	ΔV _{REG1}	V _{CC} =9.5~28V		30	100	mV
負荷変動	ΔV _{REG2}	I _O =-5~-20mA		20	100	mV
[ホールアンプ]						
入力バイアス電流	I _{HB}		-2	-0.5		μA
同相入力電圧範囲	V _{ICM}		1.5		V _{REG} -1.5	V
ホール入力感度			80			mV _{p-p}
ヒステリシス幅	ΔV _{IN}		15	24	42	mV
入力電圧 L→H	V _{SLH}			12		mV
入力電圧 H→L	V _{SHL}			-12		mV
[PWM 発振回路]						
出力 H レベル電圧	V _{OH} (PWM)		2.5	2.8	3.1	V
出力 L レベル電圧	V _{OL} (PWM)		1.2	1.5	1.8	V
発振周波数	f(PWM)	C=3900pF		18		kHz
振幅	V(PWM)		1.05	1.30	1.55	V _{p-p}
[CSD 回路]						
動作電圧	V _{OH} (CSD)		3.6	3.9	4.2	V
外付 C 充電電流	I _{CHG}		-17	-12	-9	μA
動作時間	T(CSD)	C=10μF 設計目標値※		3.3		s
[電流制限動作]						
リミッタ	V _{RF}	V _{CC} -V _M	0.45	0.5	0.55	V
[熱しゃ断動作]						
熱しゃ断動作温度	T _{SD}	設計目標値※ (接合温度)	150	180		°C
ヒステリシス幅	ΔT _{SD}	設計目標値※ (接合温度)		50		°C
[FG アンプ]						
入力オフセット電圧	V _{IO} (FG)		-10		10	mV
入力バイアス電流	I _B (FG)		-1		1	μA

※設計目標値であり、測定は行わない。

次ページへ続く。

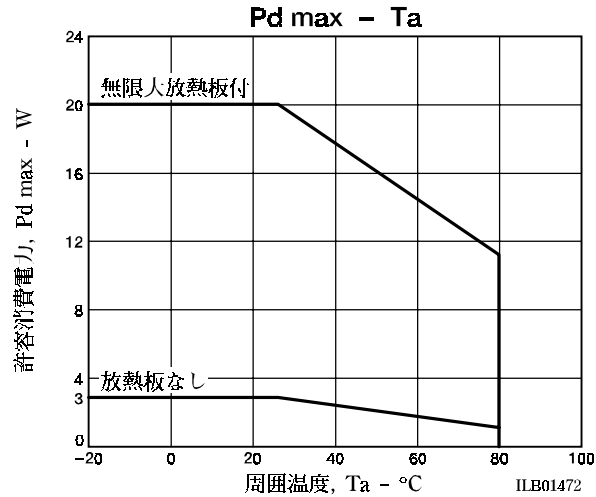
LB11826

前ページより続く。

項目	記号	条件	min	typ	max	unit
出力Hレベル電圧	V _{OH} (FG)	IFGO=-0.2mA	VREG-1.2	VREG-0.8		V
出力Lレベル電圧	V _{OL} (FG)	IFGO=0.2mA		0.8	1.2	V
FG入力感度		GAIN 100倍	3			mV
次段のシュミット幅		設計目標値※	100	180	250	mV
動作周波数範囲					2	kHz
オープンループGAIN		f(FG)=2kHz	45	51		dB
[速度ディスクリ]						
出力Hレベル電圧	V _{OH} (D)	IDO=-0.1mA	VREG-1.0	VREG-0.7		V
出力Lレベル電圧	V _{OL} (D)	IDO=0.1mA		0.8	1.1	V
カウント数				512		
[PLL出力]						
出力Hレベル電圧	V _{OH} (P)	IPO=-0.1mA	VREG-1.8	VREG-1.5	VREG-1.2	V
出力Lレベル電圧	V _{OL} (P)	IPO=0.1mA	1.2	1.5	1.8	V
[ロック検出]						
出力Lレベル電圧	V _{OL} (LD)	ILD=10mA		0.15	0.5	V
ロック範囲				6.25		%
[積分器]						
入力バイアス電流	IB(INT)		-0.4		0.4	μA
出力Hレベル電圧	V _{OH} (INT)	IINTO=-0.2mA	VREG-1.2	VREG-0.8		V
出力Lレベル電圧	V _{OL} (INT)	IINTO=0.2mA		0.8	1.2	V
オープンループGAIN		f(INT)=1kHz	45	51		dB
利得帯域幅積		設計目標値※		450		kHz
基準電圧		設計目標値※	-5%	VREG/2	5%	V
[クロック入力端子]						
動作周波数範囲	f _{OSC}				1	MHz
Lレベル端子電圧	V _{OSCL}	I _{OSC} =-0.5mA		1.55		V
Hレベル端子電流	I _{OSCH}	V _{OSC} =V _{OSCL} +0.5V		0.4		mA
[スタート/ストップ端子]						
Hレベル入力電圧範囲	V _{IH} (S/S)		3.5		VREG	V
Lレベル入力電圧範囲	V _{IL} (S/S)		0		1.5	V
入力オープン電圧	V _{IO} (S/S)		VREG-0.5		VREG	V
ヒステリシス幅	ΔVIN		0.35	0.50	0.65	V
Hレベル入力電流	I _{IH} (S/S)	V(S/S)=VREG	-10	0	10	μA
Lレベル入力電流	I _{IL} (S/S)	V(S/S)=0V	-280	-210		μA
[正逆転端子]						
Hレベル入力電圧範囲	V _{IH} (F/R)		3.5		VREG	V
Lレベル入力電圧範囲	V _{IL} (F/R)		0		1.5	V
入力オープン電圧	V _{IO} (F/R)		VREG-0.5		VREG	V
ヒステリシス幅	ΔVIN		0.35	0.50	0.65	V
Hレベル入力電流	I _{IH} (F/R)	V(F/R)=VREG	-10	0	10	μA
Lレベル入力電流	I _{IL} (F/R)	V(F/R)=0V	-280	-210		μA

※設計目標値であり、測定は行わない。

LB11826



真理値表

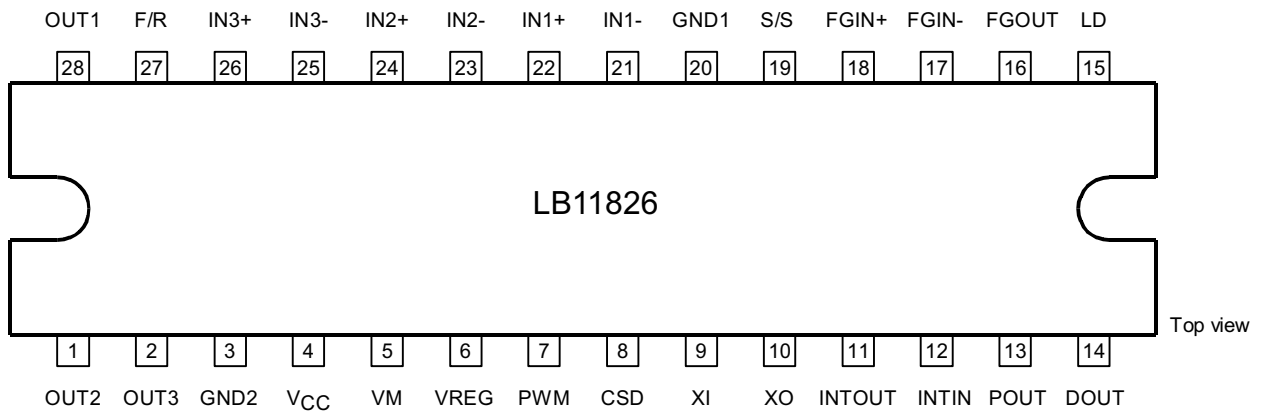
	Source Sink	F/R= "L"			F/R= "H"		
		IN1	IN2	IN3	IN1	IN2	IN3
1	OUT2→OUT1	H	L	H	L	H	L
2	OUT3→OUT1	H	L	L	L	H	H
3	OUT3→OUT2	H	H	L	L	L	H
4	OUT1→OUT2	L	H	L	H	L	H
5	OUT1→OUT3	L	H	H	H	L	L
6	OUT2→OUT3	L	L	H	H	H	L

クロック周波数 f_{CLK} と FG 周波数 f_{FG} の関係は、次の様になる。

$$f_{FG}(\text{サーボ}) = f_{CLK} / \text{カウント数}$$

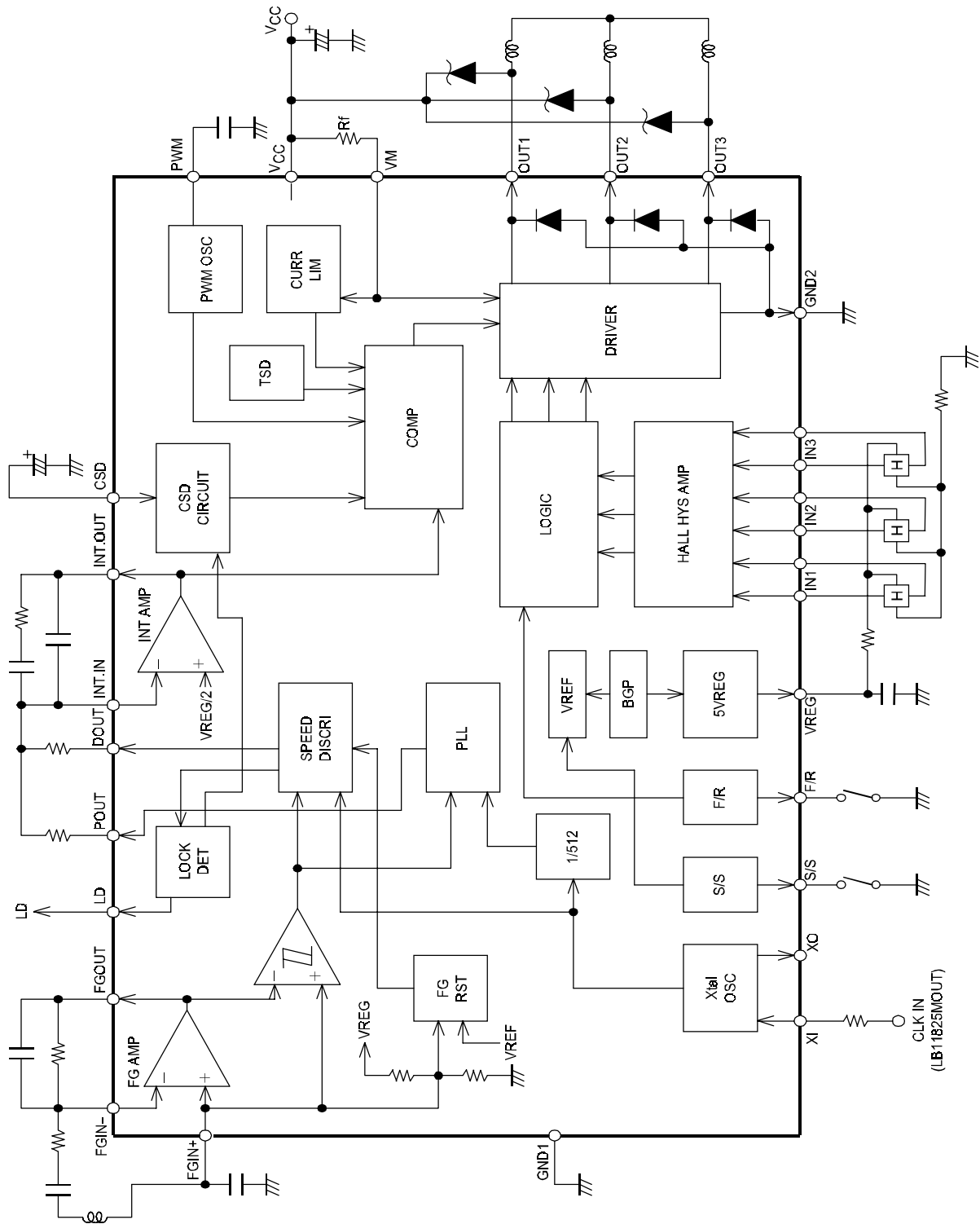
$$= f_{CLK} / 512$$

ピン配置図



LB11826

等価回路ブロック図および周辺回路図



LB11826

端子説明

端子番号	端子記号	等価回路図	端子説明
28 1 2 3 5	OUT1 OUT2 OUT3 GND2 VM		<p>モータ駆動 出力端子。 出力-V_{CC}間にショットキーダイオードを接続する。</p> <p>出力部のGND端子。</p> <p>出力部の電源端子および出力電流検出端子。 V_{CC}間に低抵抗 (R_f) を接続する。 $I_{OUT} = V_{RF} / R_f$ で設定した電流値に出力電流が制限される。</p>
4	V _{CC}		電源端子 (出力部以外)。
6	V _{REG}		安定化電源出力端子 (5V 出力)。 安定化のため、GND間にコンデンサを接続する (約 0.1μF 程度)。
7	PWM		PWM 発振周波数を設定する端子。 GND間にコンデンサを接続する。 C=3900pF で約 18kHz に設定できる。
8	CSD		拘束保護回路の動作時間を設定する端子。 CSD-GND間にコンデンサ (約 10μF 程度) を付けることにより、約 3.3 秒の保護動作時間を設定できる。

次ページへ続く。

LB11826

前ページより続く。

端子番号	端子記号	等価回路図	端子説明
9 10	XI X0		<p>クロック入力端子。 外部からクロック信号を（1MHz 以下）を抵抗（約 5.1kΩ程度）を介して XI 端子に入力する。 X0 端子はオープンとする。</p>
11	INT OUT	<p>PWM コンパレータ</p> <p>40kΩ</p>	<p>積分アンプ出力端子（速度制御端子）。</p>
12	INT IN	<p>300Ω</p>	<p>積分アンプ入力端子。</p>
13	POUT	<p>300Ω</p>	<p>PLL 出力端子。</p>

次ページへ続く。

LB11826

前ページより続く。

端子番号	端子記号	等価回路図	端子説明
14	DOUT		速度ディスクリ出力端子。 加速→“H”，減速→“L”。
15	LD		速度ロック検知出力。 モータの回転数が速度ロック範囲内 (±6.25%)にある時、“L”となる。 耐圧 30Vmax。
16	FG OUT	<p>FG シュミットコンパレータ</p>	FG アンプ出力端子。
17 18	FGIN- FGIN+	<p>FG リセット回路</p>	FG アンプ入力端子。 FGIN+と GND 間にコンデンサ (約 0.1μF 程度) を付けることにより、ロジック回 路部に初期リセットをかける。
19	S/S		スタート/ストップ制御端子。 「L」: 0V~1.5V 「H」: 3.5V~VREG オープン時、「H」レベルとなる。 ヒステリシス幅 約 0.5V。

次ページへ続く。

前ページより続く。

端子番号	端子記号	等価回路図	端子説明
20	GND1		GND 端子（出力部以外）。
22 21 24 23 26 25	IN1+ IN1- IN2+ IN2- IN3+ IN3-		ホール入力端子。 IN+ > IN- で「H」、逆は「L」とする。 ホール信号は 100mVp-p（差動）以上の振幅が望ましい。ホール信号のノイズが問題となる場合は、IN+, IN- 間にコンデンサを接続する。
27	F/R		正転/逆転 制御端子。 「L」: 0V~1.5V 「H」: 3.5V~VREG オープン時、「H」レベルとなる。 ヒステリシス幅 約 0.5V。

LB11826 の概要

1. 速度制御回路

本 IC は、速度ディスクリ回路および PLL 回路の併用により速度制御を行っている。速度制御回路は FG の 2 周期に 1 回誤差信号を出力する（FG の 1 周期をカウント）。PLL 回路は FG の 1 周期に 1 回位相誤差信号を出力する。

FG サーボ周波数は次の式で決まるので、FG パルス数、クロック周波数によりモータの回転数を設定する。

$$f_{FG} \text{ (サーボ)} = f_{CLK} / 512$$

f_{CLK} : クロック周波数

本 IC は、LB11825M と組み合わせることにより、可変速制御が容易に実現できる。

2. 出力駆動回路

本 IC は、出力での電力損失（パワーロス）を少なくするために、ダイレクト PWM 駆動方式を採用している。出力 Tr は、オン時は常に飽和しており、出力がオンするデューティーを変化させることにより、モータの駆動力を調整する。出力の PWM スwitching は、下側出力 Tr で行っているため、OUT-V_{CC} 間にはショットキーダイオードを付ける必要がある（逆回復時間の短いダイオードを使用しないと、下側 Tr がオンする瞬間にスルー電流が流れるため）。OUT-GND 間のダイオードは内蔵されている。出力電流が大きいときに問題となる場合（下側キックバック時の波形乱れ等）は、外付けに整流ダイオードまたはショットキーダイオードを付ける。

3. 電流制限回路

電流制限回路は、 $I = V_{RF} / R_f$ ($V_{RF} = 0.5V_{typ}$, R_f : 電流検出抵抗) で決まる電流で制限（ピーク電流を制限）する。制限動作としては、出力のオンデューティーが小さくなり、電流を抑える。

次ページへ続く。

前ページより続く。

4. パワーセーブ回路

本 IC は、ストップ状態では消費電流を減少させるパワーセーブ状態となる。パワーセーブ状態では、大部分の回路のバイアス電流をカットすることにより行っている。パワーセーブ状態においても、5V レギュレータ出力は出力される。

5. 基準クロック

外部信号源 (1MHz max) より、XI 端子に直列に抵抗 (参考値: 約 5.1kΩ程度) を介して入力する。X0 端子はオープンとする。

入力信号源レベル

「L」 レベル電圧 0V~0.8V

「H」 レベル電圧 2.5V~5.0V

6. 速度ロックの範囲

速度ロックの範囲は定速の±6.25%以内であり、モータの回転数がロック範囲内となると、LD 端子が「L」となる (オープンコレクタ出力)。モータの回転数がロック範囲を外れた場合、速度の誤差に応じてモータ駆動出力のオンデューティが変化し、モータの回転数がロック範囲内となるように制御がかかる。

7. PWM 周波数に関して

PWM 周波数は PWM 端子に接続するコンデンサ容量 C (F) により決まる。

$$f_{\text{PWM}} \approx 1 / (14400 \times C)$$

PWM 周波数は 15k~25kHz 程度が望ましい。

8. ホール入力信号

ホール入力は、ヒステリシス幅 (42mVmax) 以上の振幅の信号入力が必要である。ノイズ等の影響を考えると 100mV 以上の振幅の入力が望ましい。

9. F/R 切り替え

モータの回転方向の切り替えは、F/R 端子で行うことができる。但し、F/R の切り替えをモータ回転状態で行う場合は、次のような注意が必要である。

- ・切り替え時のスルー電流に関しては、回路的に対策を行っている。但し、切り替え時の VCC 電圧の持ち上がり (モータ電流が瞬時的に電源に戻るため) により、定格電圧 (30V) を越えないようにする必要がある。問題となる場合は、VCC-GND 間のコンデンサ容量を大きくする。
- ・切り替わり後のモータ電流が電流制限値以上の場合、下側 Tr はオフするが、上側 Tr ではショートブレーキ状態となり、モータ逆起電圧およびコイル抵抗によって決まる電流が流れる。この電流が定格電流 (2.5A) を越えないようにする必要がある (高い回転数での F/R 切り替えは危険である)。

10. 拘束保護回路

モータ拘束時の IC およびモータの保護を行うため、拘束保護回路を内蔵している。スタート状態で LD 出力が一定時間「H」 (アンロック状態) であると、下側出力 Tr をオフする。時間設定は、CSD 端子に接続するコンデンサ容量により行う。10μF の容量で約 3.3 秒の時間設定が可能である (ばらつき約±30%)。

$$\text{設定時間 (s)} \approx 0.33 \times C (\mu\text{F})$$

使用するコンデンサに漏れ電流がある場合は、設定時間の誤差等に影響するため考慮が必要である。

拘束保護状態を解除するには、ストップ状態とするか、電源の再投入 (但し、ストップ状態のこと) が必要である。拘束保護回路を使用しない場合は、CSD 端子を GND に接続すること。

拘束保護を解除するときのストップ時間が短いと、コンデンサの電荷を放電しきれないため、再スタート時に拘束保護が動作する時間が設定より短くなる。よって、次の式を目安にストップ時間には余裕を持たせる必要がある (モータ起動過渡状態で再スタートするときも同様)。

$$\text{ストップ時間 (ms)} \geq 15 \times C (\mu\text{F})$$

次ページへ続く。

前ページより続く。

1 1. 電源安定化

本 IC は出力電流が大きいため、電源ラインが振られやすい。よって、V_{CC} 端子-GND 間には、安定化のために十分な容量のコンデンサを接続する必要がある。電源の逆接続による破壊防止の目的で、電源ラインにダイオードを挿入する場合は、電源ラインが特に振られやすくなるため、より大きな容量を選択する必要がある。

1 2. 積分アンプ周辺定数

積分アンプ部の外付け部品は、ノイズの影響を受けにくいようにできるだけ IC 近傍に配置すること。モータからできるだけ離れた配置とすること。

- 本書記載の製品は、定められた条件下において、記載部品単体の性能・特性・機能などを規定するものであり、お客様の製品（機器）での性能・特性・機能などを保証するものではありません。部品単体の評価では予測できない症状・事態を確認するためにも、お客様の製品で必要とされる評価・試験を必ず行って下さい。
- 弊社は、高品質・高信頼性の製品を供給することに努めております。しかし、半導体製品はある確率で故障が生じてしまいます。この故障が原因となり、人命にかかわる事故、発煙・発火事故、他の物品に損害を与えてしまう事故などを引き起こす可能性があります。機器設計時には、このような事故を起こさないような、保護回路・誤動作防止回路等の安全設計、冗長設計・機構設計等の安全対策を行って下さい。
- 本書記載の製品が、外国為替及び外国貿易法に定める規制貨物（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 弊社の承諾なしに、本書の一部または全部を、転載または複製することを禁止します。
- 本書に記載された内容は、製品改善および技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、「納入仕様書」でご確認下さい。
- この資料の情報（掲載回路および回路定数を含む）は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第三者の工業所有権その他の権利の実施に対する保証を行うものではありません。